

W195

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 04-135382
 (43) Date of publication of application : 08.05.1992

公知文庫 2

(51) Int.CI.
 H04N 5/235
 H04N 5/21
 H04N 5/243
 H04N 9/04

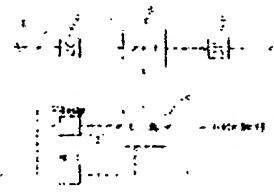
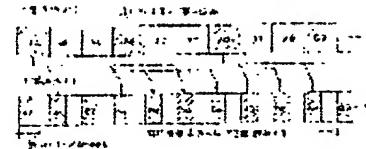
(21) Application number : 02-085306 ~ (71) Applicant : SANYO ELECTRIC CO LTD
 (22) Date of filing : 30.03.1990 (72) Inventor : MIYATA MASANORI

(54) CORRECTOR FOR FLUORESCENT CAMP FLICKER

(57) Abstract:

PURPOSE: To decrease fluorescent lamp flicker by writing the output of a camera in a digital memory and processing the output for each field decided according to relation between the frequency of the intensity change of a light source and the video field frequency of the camera equipped with a solid-state imaging device.

CONSTITUTION: The video signal of one field is written in a memory 3 for every three fields. This is dealt with by dividing the frequency of a vertical synchronizing signal from a synchronizing separator circuit into 1/3 within a control circuit 7. Namely, when an A4 field is written in the half of the digital memory 3, the data of following three fields is written in the remaining digital memory 3 at the timing of B6 fields. In this way, by selecting one field for every three fields, the output levels of the video signals in one selected field are almost equal, and therefore, even when outputting this signal, there is no influence of flicker. Thus, the fluorescent lamp flicker can be decreased by simple control.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 平4-135382

⑬ Int. Cl. 5

H 04 N 5/235
5/21
5/243
9/04

識別記号

府内整理番号

⑭ 公開 平成4年(1992)5月8日

Z 8942-5C
8220-5C
8942-5C
B 8943-5C

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 融光灯フリッカーの補正装置

⑯ 特願 平2-85306

⑰ 出願 平2(1990)3月30日

⑱ 発明者 宮田 正則 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内

⑲ 出願人 三洋電機株式会社 大阪府守口市京阪本通2丁目18番地

⑳ 代理人 弁理士 西野 卓嗣 外2名

明細書

1. 発明の名称

蛍光灯フリッカーの補正装置

2. 特許請求の範囲

(1) 映像信号をデジタルメモリに書き込んで、処理する映像信号処理装置において、光源の強度変化の周波数と固体撮像素子を備えたカメラの映像フィールド周波数の関係で定まるフィールドごとに、前記カメラ出力を前記デジタルメモリに書き込み、処理することを特徴とする蛍光灯フリッカーの補正装置。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は、固体撮像素子を利用したカメラの蛍光灯フリッカの補正装置に関する。

(ロ) 従来技術

固体撮像素子を用いたカメラを蛍光灯の環境下で使用すると、電源周波数が50ヘルツの場合には、フリッカが生じて非常に見苦しくなる。これは、第6図に示されているように、電源周波数が

50ヘルツの場合、蛍光灯の光強度が100ヘルツの周期で変化し、このため、カメラからの出力レベルは3フィールドを単位として変化するためである。

このような蛍光灯フリッカに対して、特開昭62-123880号公報(H04N5/30)では、回路の利得を自動的に設定することにより、フリッカを減少させる構成が示されている。

(ハ) 発明が解決しようとする課題

ところで、複数のカメラの出力を一つのモニタに表示することで、監視装置を構成することが行われている。この様な監視装置に固体撮像素子のカメラを用いると、電源周波数とカメラのフィールド周波数の関係によっては、蛍光灯フリッカが生じてしまう。フリッカを減少させるための利得の制御回路を採用した場合には、それぞれのカメラに利得制御回路を設けなければならず、回路規模が増大してしまう。

(ニ) 課題を解決するための手段

そこで本発明では、複数のカメラ出力を一つの

モニタに表示するために、通常デジタルメモリを用いて処理が行われることを利用する。即ち、画面サイズの縮小処理のためにデジタルメモリに書き込むとき、映像信号を3フィールドを一周期として取り込むようにしている。つまり、3フィールド毎に1フィールドの映像信号をデジタルメモリに書き込み、繰り返して読み出すようにしている。

(ホ) 作用

そこで、本発明によれば、ほぼ同じ出力レベルの映像信号のみが、デジタルメモリに書き込まれて、その後所定の期間繰り返して読み出されることがある。従って、出力映像信号の出力レベルはほぼ一定となり、蛍光灯フリッカを減少することができる。

(ヘ) 実施例

以下図面に従い、本発明の実施例を説明する。第1図は実施例の構成を示すブロック図、第2図は実施例におけるメモリの書き込み／読みだしタイミングを示す説明図、第3図は映像信号の説明

図、第4図は従来のメモリ書き込み／読みだしタイミングを示す説明図、第5図はメモリへの書き込み／読み出しのさらに詳しい様子を示す説明図である。

図において、1はカメラからの映像信号の入力端子、2はA/Dコンバータ、3はデジタルメモリ、4はD/Aコンバータ、5は処理された映像信号の出力端子、6は入力映像信号から水平及び垂直動機信号を分離して出力する同期分離回路、7は入力映像信号の同期信号、外部同期信号等に基づきメモリの動作を制御する制御回路である。

まず、メモリを中心とした一般的な動作を第5図に従い説明する。入力時において映像信号は1ライン毎に、メモリに書き込まれる。従って、1フィールドでは1/20本分の信号がメモリに書き込まれる。そして、このメモリの内容を通常の映像信号の周期で読み出すことにより、垂直方向に2分の1に縮小された映像信号が得られる。

この時、書き込み字のサンプリング周波数4.5メガヘルツに対して、2倍の9メガヘルツの周

- 3 -

波数を利用することにより、画面の横方向にも2分の一に縮小することができる。つまり、一つの映像信号に対して、その大きさを4分の1にすることができる。よって、一つの画面上に4つの映像を同時に表示することができる(第5図参照)。

カメラからの入力映像信号は、奇数フィールドをA、偶数フィールドをBとすると、3図のよう表示することができる。そして、従来の方法では、第4図に示すように、全てのフィールドをメモリに書き込んで、縮小処理を施して出力するようになっていた。

これに対して、本発明の実施例では第2図に示したように、3フィールド毎に1フィールドの映像信号をメモリ3に書き込む。これには、制御回路内で、同期分離回路からの垂直同期信号を3分の1に分割することで対応する。即ち、第2図に示したように、まずA4フィールドをデジタルメモリ3の半分に書き込むと、3フィールド後のはB6フィールドのタイミングでは、デジタルメモリ3の残りに書き込む。この様に3フィールド毎

- 4 -

に1フィールドを選択することにより、選択された1フィールドの映像信号の出力レベルはほぼ揃ったものとなる。従って、この信号を出力してもフリッカの影響はない。

メモリから信号を読み出す場合は、4個の映像信号を一つにして表示するための外部同期信号に従い、読みだし動作が制御される。そして、入力において3フィールド毎に映像信号が、書き込まれているので、同じ1フィールドの信号を3回読み出すようにしている。実際には、第2図に示されている様に、奇数フィールドと偶数フィールドが交互に読み出される。この制御は、外部同期信号における垂直同期信号に基づきデジタルメモリから、奇数フィールドと偶数フィールドの信号を交互に読み出すことで実現される。

前述のような蛍光灯フリッカが問題となるのは、傾向との光強度の変化周波数とカメラの映像信号フィールド周波数が、周波数的にずれている場合であり、両者がともに60ヘルツであるならば問題はない。そこで、でん周波数が、60ヘル

- 5 -

-570-

- 6 -

この場合は、従来通り全てのフィールドについてデジタルメモリに書き込むほうが、表示される品質の点で優れている。

従って、メモリへの書き込み動作を文件により変更することが望ましい。そのためには、電源周波数を識別して、動作を制御する方法も考えられる。映像信号は、日本国内では60ヘルツが普通なので、電源周波数が50ヘルツであるならば、常軌の書き込み動作を行い、60ヘルツであるならば、従来と同様な書き込み動作を行うようにする。

また、カメラかの出力のレベル変動を利用する事でもできる。カメラかの出力は、第6図に示した如く変動するので、この変動を検出回路8にて検出し、制御回路の動作を制御する。この検出回路を利用すれば、デジタルメモリ3へ書き込む映像信号を、もっともレベルが大きいS/Nのよい信号とすることができます。

即ち、検出回路8には、3フィールドの映像信号のレベルを記憶する記憶手段を備えていて、こ

のレベルが周期的に変動している場合には、フリッカが生じていると判別する。そして、最もレベルの大きいフィールドのタイミングを制御回路に伝達する。このタイミングに基づき、制御回路は映像信号を記憶するようすればよい。レベルの変動が検出されない場合は、従来例と同じ動作を行うよう制御する。

(ト) 発明の効果

以上述べた様に本発明によれば、簡単な制御により、螢光灯フリッカを減少することができるるので、効果がある。

4. 図面の簡単な説明

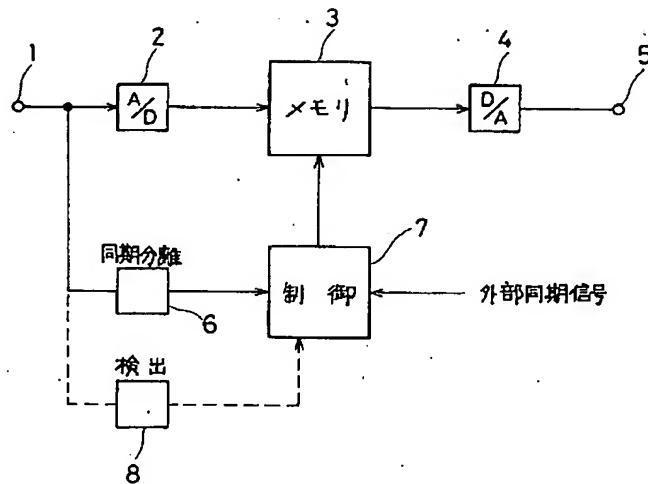
第1図は、実施例の構成を示すブロック図、第2図は実施例の動作を示す説明図、第3図、第4図、第5図は従来の動作を説明する説明図、第6図、は、フリッカを説明するための説明図である。

3...デジタルメモリ 6...同期分離回路
7...制御回路

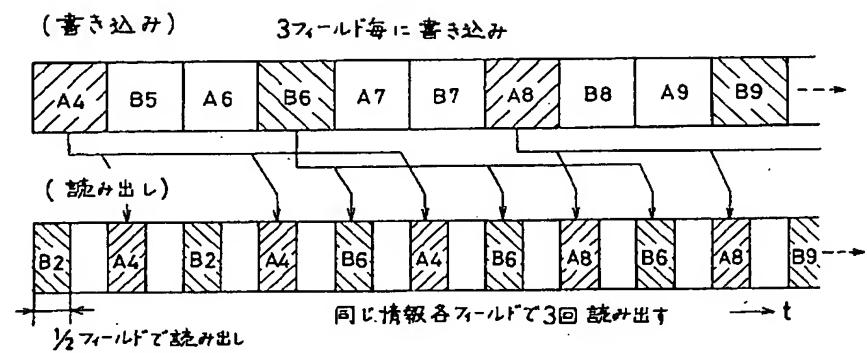
- 7 -

- 8 -

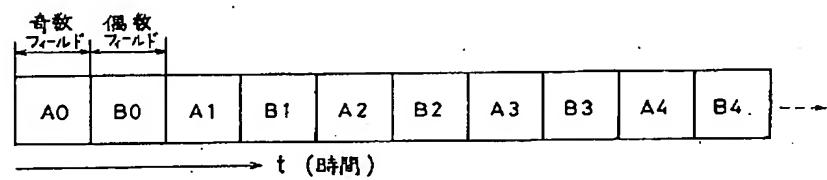
第1図



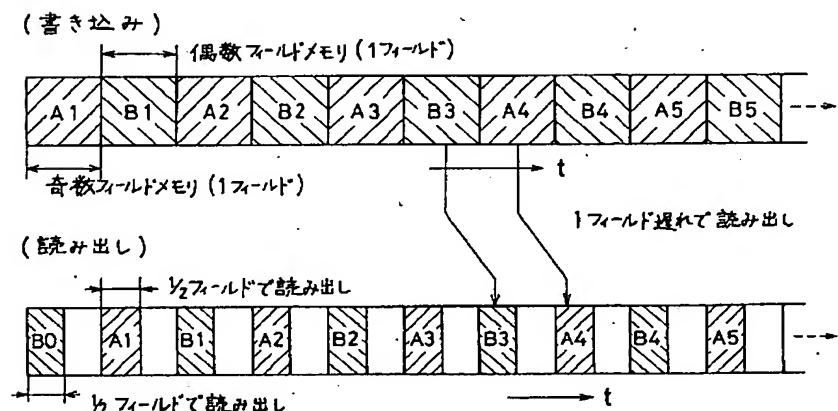
第2図



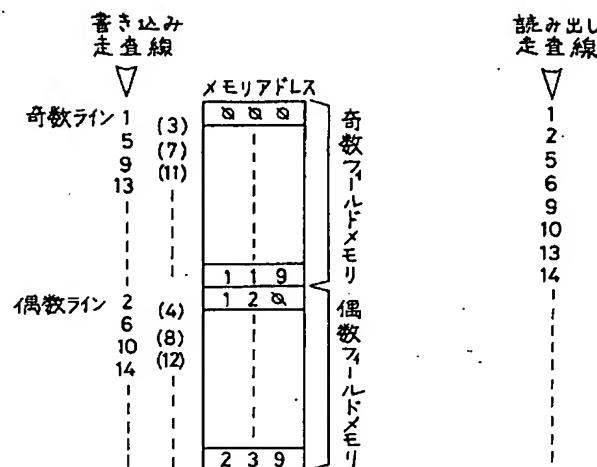
第3図



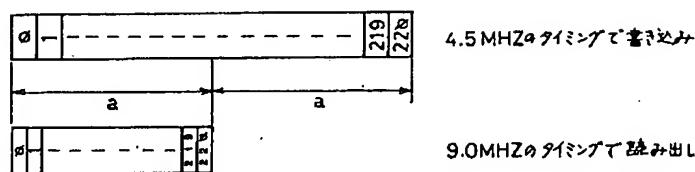
第4図



第5図



(イ) 垂直方向



(ロ) 水平方向

第6図

